

広島大学半導体産業技術研究所 RISE

2025 年度 半導体CMOS実践プログラム

(同時開催：文部科学省ARIM学生研修プログラム)

参加者募集

応募締切 6月23日（月）17時

実習テーマ： CMOSトランジスタ・IC作製実習

期 間： 2025年7月28日(月)～8月2日(土) 6日間

募集人員： 7名（参加費： 6万円）

受講方法： 現地での実習・講義となります。

場 所： 広島大学半導体産業技術研究所 RISE

（スーパークリーンルーム（最高クラス10、フロア面積830m²）使用）

スケジュール

第1日： レイアウト設計（NMOS/PMOS、CMOS、リングオシレータなどの回路）

第2日： チャネル、チャネルストップインプラ（リソグラフィ、エッチング、イオン注入）

第3日： ソース/ドレイン、コンタクトホール形成（リソ、イオン注入）

第4日： AIゲート・配線形成（スパッタ、リソ、エッチング、アニール）

第5日： トランジスタ特性および回路特性測定（ I_D-V_D 、 V_g-I_D 、 g_m ）

第6日： トランジスタ特性および回路特性測定

（論理回路動作、リングオシレータ発振波形観測など）

研修内容： **NMOS、PMOSトランジスタを用いたCMOS集積回路の試作実習**を通じてプロセス基礎技術とトランジスタ・回路の基本技術全体を学びます。イオン注入、酸化、リソグラフィ、エッチングなど基本技術を学びます。作製する回路は、CMOSインバータを基本とするリングオシレータ、SRAMなど。時間短縮のためN-ウェル形成まではあらかじめ準備します。受講生はトランジスタ回路設計及びデバイス作製を本研究所スタッフと一緒にやり、デバイス作製後はご自身で設計したデバイス・回路の特性評価を行います。これを通して、一貫した作製工程とその知識を学ぶことができます。

さらに理解を深めるための講義も行います。

申込方法：

・下記Webページから申し込みください。

申込締切は6月23日（月）17時です。

申込の際、志望理由の記載をお願いします。

<https://forms.cloud.microsoft/r/XYFMEbdgeh>

選抜方法：

・志望理由により審査を行い選抜します。

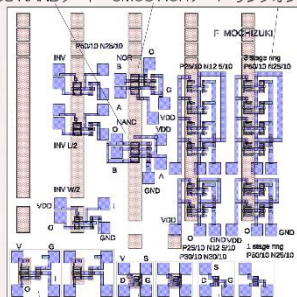
採否通知：2025年6月30日（月）

広島大学半導体産業技術研究所
2025年度半導体CMOS実践プログラム
参加申込 応募締切：6月23日17時



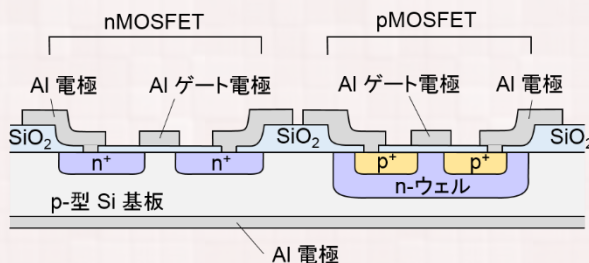
自分で設計・試作したSi CMOSトランジスタが動作する感動を体験してみませんか！

CMOS NANDゲート CMOS NORゲート リングオシレータ



CMOSインバータ pMOSFET nMOSFET

1：設計



2：CMOSFET構造



3：ウェット洗浄



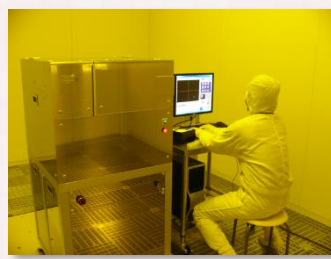
4：酸化



5：膜厚測定



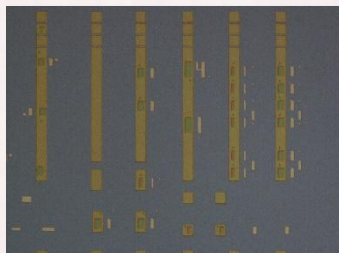
6：レジスト塗布



7：リソグラフィー
(マスクレス露光)



8：イオン注入



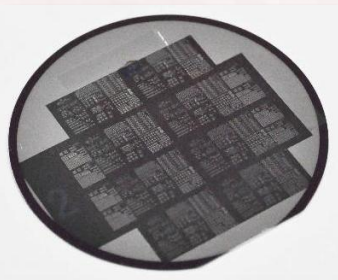
9：ソース・ドレイン
形成後のチップ



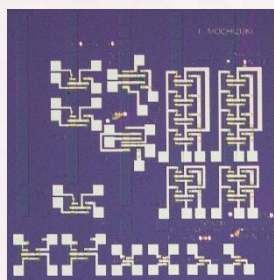
10：Alスパッタ



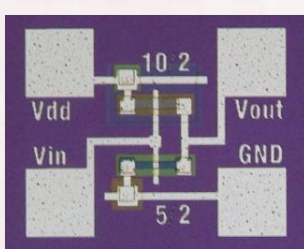
11：待ち時間での講義



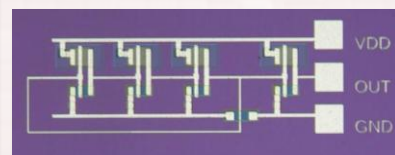
12：完成ウェハ
(2インチ)



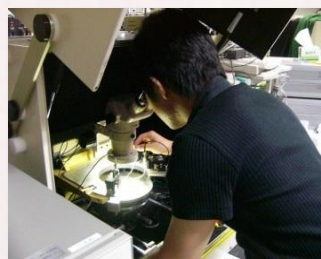
13：完成チップ



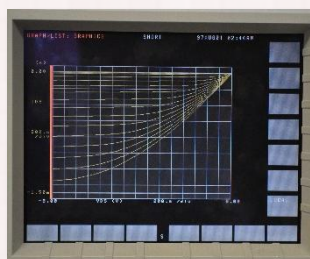
14：CMOS
インバータ



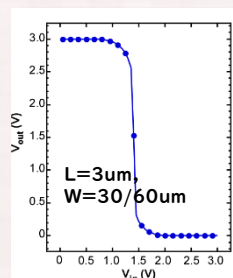
15：3段リング発振器



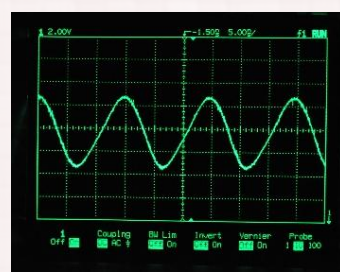
16：測定



17：感動の動作確認
(pMOSFET)



18：インバータ特性



19：発振器の波形