

広島大学半導体産業技術研究所

2024年度 ARIM学生研修プログラム

MOS キャパシタの作製・評価とトランジスタの測定実習 参加者募集

応募締切 5月31日（金）

実習テーマ： MOS キャパシタの作製・評価とトランジスタの測定実習

受講者： 高専：4・5年&専攻科、大学4年、修士&博士課程

期間： 2024年7月22日（月）～7月24日（水）3日間

募集人員： 3名（参加費： 無料）

受講方法： 会議室、クリーンルーム、測定室

場所： 広島大学半導体産業技術研究所

（スーパークリーンルーム（最高クラス10、フロア面積830m²）使用）

スケジュール

第1日： 安全講習後、クリーンルームへ。

洗浄・酸化膜形成・レジスト塗布・HF洗浄・SH洗浄・Alスパッタリング、PMA処理

第2日： クリーンルームにて作製電極のサイズ測定、膜厚測定。

測定室にてインピーダンスアナライザによりCV測定を行う。

第3日： 測定室にて半導体パラメータ・アナライザを使って、

既に作製済みのMOS-FETの各種測定評価を行う。

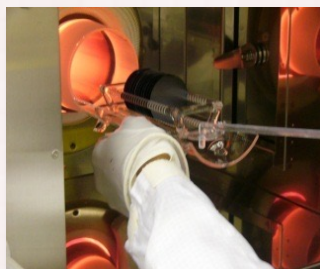
MOSキャパシタの不純物濃度、 C_{FB} 、 V_{FB} 、固定電荷の計算は、講義内容に従って持ち帰って行う。

研修内容：シリコンウェーハ上にMOSキャパシタを作製し、CV特性等を測定して不純物濃度や C_{FB} 、 V_{FB} 、固定電荷を求める。安全講習受講後、クリーンルーム内にてMOSキャパシタの作製をおこなうことにより、ウェーハの洗浄、酸化膜の形成、Alスパッタによる表電極の形成、レジスト塗布、PMA処理などを学習する。作製した電極面積と膜厚の測定およびインピーダンス・アナライザによるCV特性の測定を行う。また、ウェーハ上のFETトランジスタについて、半導体パラメータ・アナライザによる測定・評価方法も学習する。

試作したMOSキャパシタの測定・解析と MOS-FETの測定法を習得してみませんか！



1 : ウェット洗浄



2 : 酸化 (850℃)



3 : Alスパッタ



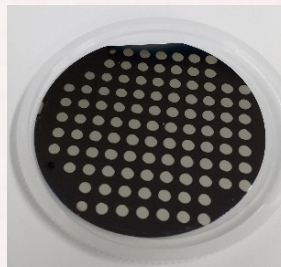
4 : レジスト塗布



5 : Alスパッタのあと
PMA処理



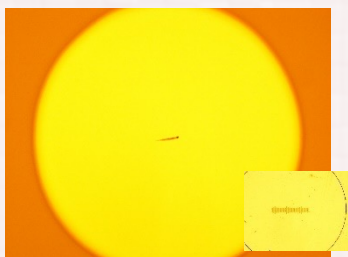
6 : 待ち時間での講義



7 : MOSキャパ
完成 (2インチ)



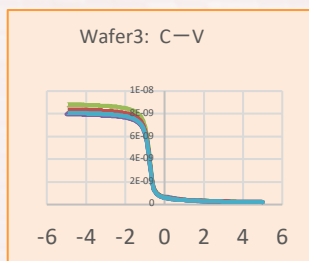
8 : 膜厚測定



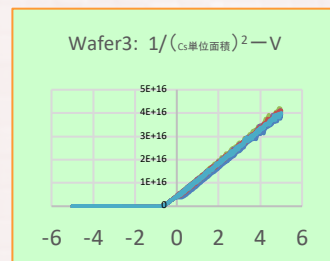
9 : 電極面積の計測



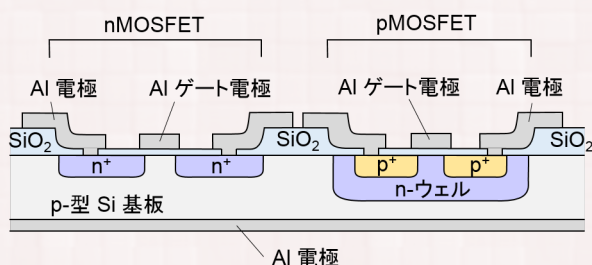
10 : 測定 (試料セット)



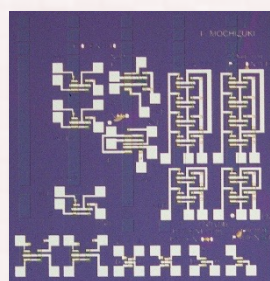
11 : CV測定



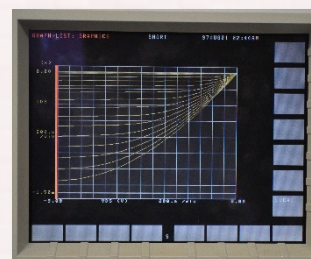
12 : $1/C^2-V$ 特性



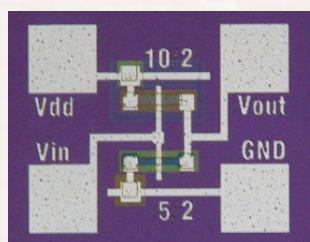
13 : CMOS-FET構造



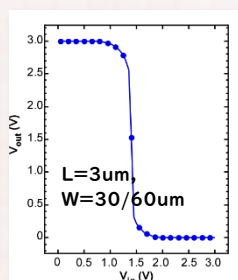
14 : MOSFETチップ



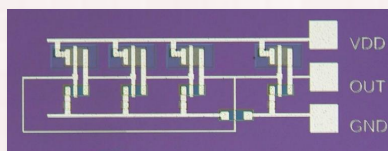
15 : トランジスタ動作確認
(pMOSFET)



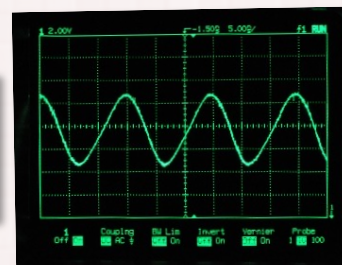
16 : CMOS
インバータ



17 : インバータ特性



18 : 3段リング発振器



19 : 発振器の波形